

2

J1017 U.S. PTO
10/054414
01/22/02

대한민국 특허청

KOREAN INTELLECTUAL PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 특허출원 2001년 제 44892 호
Application Number PATENT-2001-0044892

출원년월일 : 2001년 07월 25일
Date of Application JUL 25, 2001

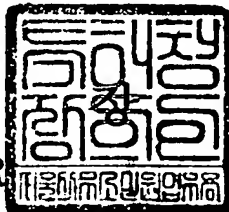
출원인 : 삼성전자 주식회사
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.



2001 년 10 월 11 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】 특허출원서
 【권리구분】 특허
 【수신처】 특허청장
 【제출일자】 2001.07.25
 【발명의 명칭】 반도체 장치 식각설비의 척 조립체
 【발명의 영문명칭】 chuck assembly of etching equipment for fabricating semiconductor device

【출원인】

【명칭】 삼성전자 주식회사
 【출원인코드】 1-1998-104271-3

【대리인】

【성명】 김능균
 【대리인코드】 9-1998-000109-0
 【포괄위임등록번호】 2001-022241-9

【발명자】

【성명의 국문표기】 최창원
 【성명의 영문표기】 CHOI, Chang Won

【주민등록번호】 660320-1000316

【우편번호】 134-033

【주소】 서울특별시 강동구 성내3동 419-13 동아APT 101동 1204호

【국적】 KR

【발명자】

【성명의 국문표기】 김태룡
 【성명의 영문표기】 KIM, Tae Ryong
 【주민등록번호】 590722-1674615

【우편번호】 442-371

【주소】 경기도 수원시 팔달구 매탄1동 897번지 주공5단지 519동 907호

【국적】 KR

【발명자】

【성명의 국문표기】 김정주
 【성명의 영문표기】 KIM, Jaung Joo

【주민등록번호】 690123-1010920
【우편번호】 442-470
【주소】 경기도 수원시 팔달구 영통동 벽적골 973-3 우성아파트 821동 1504호
【국적】 KR
【심사청구】 청구
【취지】 특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대리인
김능균 (인)
【수수료】
【기본출원료】 13 면 29,000 원
【가산출원료】 0 면 0 원
【우선권주장료】 0 건 0 원
【심사청구료】 6 항 301,000 원
【합계】 330,000 원
【첨부서류】 1. 요약서·명세서(도면)_1통

【요약서】

【요약】

본 발명은 반도체장치 식각설비의 척 조립체에 관한 것으로서, 보다 상세하게는 웨이퍼의 가장자리 부위에 반응 잔여물이 잔존하는 것을 방지하도록 하여 공정 불량률의 방지 및 품질과 수율 향상이 있도록 하는 반도체장치 식각설비의 척 조립체에 관한 것으로서, 이에 대한 본 발명의 특징적 구성은, 이격된 상부에 웨이퍼 저면의 중심 부위를 밀착 지지하며, 상면 가장자리 부위가 하측으로 소정 간격을 이루며 단차지게 형성된 척 본체와; 내측 저면이 상기 척 본체의 단차진 면에 밀착 지지되고, 내측 상면 부위는 단차를 이루며 웨이퍼의 저면 가장자리 부위와 밀착되는 형상으로 웨이퍼 이하의 저항값을 갖는 에지링과; 상기 척 본체의 측부 외측으로 연장된 상기 에지링 저면 부위를 받쳐 지지하도록 설치되는 절연링;을 포함하여 구성됨을 특징으로 한다. 이에 따르면, 웨이퍼 가장자리 부위에 형성되던 콘 형상의 잔여물과 경사면까지 식각 처리됨으로써 후속 공정에서의 공정 불량률이 최소화되며, 이에 따라 제조되는 반도체장치의 품질과 수율이 보다 향상되는 효과를 갖게 된다.

【대표도】

도 4

【색인어】

식각, 고주파 파워, 플라즈마, 에지링, 저항

【명세서】

【발명의 명칭】

반도체장치 식각설비의 척 조립체{chuck assembly of etching equipment for fabricating semiconductor device}

【도면의 간단한 설명】

도 1은 종래의 반도체장치 식각설비의 척 조립체 구성과 이들 구성의 결합 관계를 개략적으로 나타낸 단면도이다.

도 2는 도 1에 도시된 II 부위의 구성에서 공정 진행에 의한 에지링의 구성 및 그 작용 관계를 설명하기 위해 개략적으로 나타낸 국부 단면도이다.

도 3은 도 2에 도시된 에지링의 설치에서 웨이퍼 상에 콘 형상의 잔존물이 분포 관계 및 그에 따른 불량 관계를 설명하기 위해 개략적으로 나타낸 평면도이다.

도 4는 본 발명의 일 실시예에 따른 반도체장치 식각설비의 척 조립체의 구성 중 에지링의 구성 및 그에 따른 작용 관계를 설명하기 위해 개략적으로 나타낸 국부 단면도이다.

* 도면의 주요 부분에 대한 부호의 설명 *

10: 상부전극

12: 척 본체

14, 20: 에지링

16: 절연링

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<8> 본 발명은 반도체장치 식각설비의 척 조립체에 관한 것으로서, 보다 상세하게는 웨이퍼의 가장자리 부위에 반응 잔여물이 잔존하는 것을 방지하도록 하여 공정 불량 방지 및 품질과 수율 향상이 있도록 하는 반도체장치 식각설비의 척 조립체에 관한 것이다.

<9> 일반적으로 반도체장치 식각공정은 웨이퍼 상에 사진공정 이후 형성된 포토 레지스트 패턴으로 노출된 부위를 제거하기 위한 공정으로서, 그 방법에 있어서 투입되는 공정가스를 플라즈마 상태로 변환시켜 요구되는 불필요한 부위와 반응토록 하는 플라즈마 식각이 주로 이용되고 있다.

<10> 이러한 플라즈마를 이용한 식각 공정은, 고주파파워가 인가되는 상·하부전극 사이에 위치되는 웨이퍼에 대하여 공정가스가 공급되어 플라즈마 상태로 변환된 상태로 반응하게 됨으로써 이루어진다. 여기서, 상술한 플라즈마 영역에 의한 반응은 웨이퍼의 상면 전역에서 균일하게 이루어지도록 함이 요구된다. 이에 대하여 웨이퍼가 위치되는 부위의 고주파파워 분위기를 이루는 각 구성의 종래 기술에 대하여 첨부된 도면을 참조하여 설명하기로 한다.

<11> 도 1에 도시된 구성을 살펴보면, 상부전극(10)에 대하여 선택적으로 고주파 파워가 인가되며, 위치되는 웨이퍼(W)의 저면 가장자리 소정 부위를 제외한 중심 부위를 밀착 지지하는 척 본체(12)가 있고, 이 척 본체(12)의 상면 가장자리 부위에는 그 하측으로 단차를 이루어 웨이퍼(W)와 동일한 실리콘 재질의 에지링(14)이 안착 위치된다.

<12> 이러한 에지링(14)의 상면 내측 부위는, 도 1 또는 도 2에 도시된 바와 같이, 소정 두께로 단차지게 형성되어 척 본체(12)의 단차진 부위에 의해 노출되는 웨이퍼(W)의 가장자리 부위를 밀착 지지하게 되고, 척 본체(12)의 외측으로 연장된 에지링(14)의 저면 가장자리 부위는 척 본체(12)의 측벽에 고정된 절연링(16)에 의해 받쳐 지지되는 설치 구성을 이룬다.

<13> 이러한 구성에 따라 공정이 진행되면, 상술한 에지링(14)은 웨이퍼(W)와 동일한 재질로 인가되는 고주파파워에 대응하여 플라즈마의 형성 영역의 분포를 웨이퍼(W)의 외측 부위까지 확대 형성하게 되고, 이에 따라 웨이퍼(W)는 그 전면이 플라즈마 영역의 중심 부위에 위치되어 전체적으로 균일한 작용을 받게 된다.

<14> 그러나, 상술한 식각 과정에서 웨이퍼(W)의 가장자리 부위의 경사면(B) 부위는 그 식각되는 정도가 상대적으로 낮게 나타나며, 이에 따라 경사면(B) 주연에는 그 표면으로부터 돌출된 콘(cone) 형상의 잔여물이 남게 된다. 이들 콘 형상의 잔여물은, 도 3에 도시된 바와 같이, 후속 공정에서 웨이퍼(W)의 플랫존(F) 부위를 포함한 가장자리 경사면(B) 부위로부터 흐름성 형태의 불량을 초래하고, 이것은 다시 제조되는 반도체장치의 불량과 품질 저하 및 수율을 저하시키는 요인으로 작용하게 된다.

【발명이 이루고자 하는 기술적 과제】

<15> 본 발명의 목적은, 상술한 종래 기술에 따른 문제점을 해결하기 위한 것으로서, 에지링의 특성을 변화시켜 웨이퍼의 가장자리 부위에 대한 식각률을 보다 향상시켜 그 부위에 콘 형상의 잔여물이 잔존을 방지토록 함으로써 후속 공정에서의 공정 불량을 최소화시키도록 하고, 또 제조되는 반도체장치의 품질과 수율을 향상시키도록 하는 반도체장치 식각설비의 척 조립체를 제공함에 있다.

【발명의 구성 및 작용】

<16> 상기 목적을 달성하기 위한 본 발명의 특징적 구성은, 이격된 상부에 웨이퍼 저면의 중심 부위를 밀착 지지하며, 상면 가장자리 부위가 하측으로 소정 간격을 이루며 단차지게 형성된 척 본체와; 내측 저면이 상기 척 본체의 단차진 면에 밀착 지지되고, 내측 상면 부위는 단차를 이루며 웨이퍼의 저면 가장자리 부위와 밀착되는 형상으로 웨이퍼 이하의 저항값을 갖는 에지링과; 상기 척 본체의 측부 외측으로 연장된 상기 에지링 저면 부위를 받쳐 지지하도록 설치되는 절연링;을 포함하여 구성됨을 특징으로 한다.

<17> 또한, 상기 에지링의 저항값은 웨이퍼의 저항값 보다 $0.005 \sim 4.5\Omega$ 이하의 차이값을 갖도록 형성함이 바람직하고, 보다 구체적으로는 상기 에지링의 저항값을 $3.5 \sim 1.5\Omega$ 범위 내에 있도록 함이 효과적이다.

<18> 그리고, 상기 에지링의 상면 내측에 단차진 형상에 따라 웨이퍼의 측벽에 대향하는 상부 내벽 부위는 그 표면에 대한 수직 위치로부터 $40 \sim 80^\circ$ 경사각을

이루도록 형성함이 바람직하고, 단차진 부위와 접하는 상기 에지링 상부 내벽 부위의 위치는 위치되는 웨이퍼의 가장자리 부위로부터 적어도 1.5~4.5mm 간격 범위에 있도록 형성함이 바람직하며, 상기 간격에 대하여 보다 바람직하기로는 웨이퍼의 가장자리로부터 적어도 1.5~2.5mm 간격을 이루도록 함이 요구된다.

<19> 이하, 본 발명의 일 실시예에 따른 반도체장치 식각설비의 척 조립체의 구성에 대하여 첨부된 도면을 참조하여 설명하기로 한다.

<20> 도 4는 본 발명의 일 실시예에 따른 반도체장치 식각설비의 척 조립체의 구성 중 에지링의 구성을 설명하기 위해 개략적으로 나타낸 단면도로서, 종래와 동일한 부분에 대하여 동일한 부호를 부여하고, 그에 따른 상세한 설명은 생략하기로 한다.

<21> 본 발명에 따른 반도체장치 식각설비의 척 조립체 구성은, 웨이퍼(W)의 가장자리 부위에서의 식각 정도가 미미하게 이루어지는 것에 대하여 그 부위에서의 식각 정도를 보다 향상시키도록 하기 위한 것이고, 또 그 부위에서의 고주파 파워의 영역이 균일하게 이루어지도록 하기 위한 것이다.

<22> 이를 위한 구성으로서 웨이퍼(W)의 저면 가장자리 소정 부위를 제외한 중심 부위를 받쳐 지지하는 척 본체(12)가 있고, 이 척 본체(12)의 상면 가장자리 부위에는 단차지게 형성되어 웨이퍼(W)의 저면 가장자리 부위를 밀착되게 지지하기 위한 에지링(14)이 안착 위치된다.

<23> 이러한 에지링(14)은, 웨이퍼(W)와 동일한 재질에 소정의 불순물이 함침하여 웨이퍼(W)의 저항값 보다 낮은 정도의 저항값을 이루고, 이러한 저항값은 웨이퍼(W)의 저항값 보다 약 $0.005 \sim 4.5\Omega$ 이하의 차이를 갖도록 형성된다.

<24> 이에 대한 보다 구체적인 저항값은 웨이퍼(W)의 일반적인 저항값이 약 5Ω 이상인 것에 대하여 약 $1.5 \sim 3.5\Omega$ 정도의 범위에 있도록 형성될 수 있는 것이다.

<25> 상술한 바와 같이, 에지링(20)의 저항값이 웨이퍼(W)의 저항값 이하의 값을 갖게 됨에 따라 인가되는 고주파 파워는 위치되는 웨이퍼(W)의 가장자리 부위에서 보다 활성화되고, 이에 따라 웨이퍼(W) 가장자리 상면의 식각 정도는 그 가장자리 부위로 갈수록 그 정도가 심화되어 웨이퍼(W) 가장자리의 경사면(B) 부위까지 식각이 이루어지도록 하게 됨으로써 그 주연의 콘 형상의 잔여물이 잔존하는 것을 방지할 수 있게 된다.

<26> 한편, 상술한 구성에 있어서, 위치되는 웨이퍼(W)의 측벽에 대향하는 에지링의 단차진 면 상부 내벽 부위 즉, 단차진 면과 접하는 에지링의 상부 내벽 하측부위(P)와 내벽 상측부위(P')는, 종래에 있어서, 도 2에 도시된 바와 같이, 약 15° 의 경사(θ)를 이루고 있으며, 이에 따라 상측부위(P') 부위는 비교적 첨예한 형상을 이루게 되어 고주파 파워에 의한 플라즈마의 영향을 집중시키는 역할을 하게 됨으로써 웨이퍼(W) 가장자리 부위의 식각 정도를 저하시키는 결과를 초래하게 된다.

<27> 따라서, 본 발명에서 있어서, 도 4에 도시된 바와 같이, 에지링(20)의 단차진 면과 접하는 에지링(20) 상부 내벽의 하측부위(p)와 그 상측부위(p')는 단차

진 면의 수직 위치로부터 보다 확대된 경사(θ')를 이루도록 하고, 그 경사(θ')의 정도는 단차진 면의 수직 위치로부터 약 $40\sim 80^\circ$ 경사각을 이루도록 형성함이 바람직하다.

<28> 이에 더하여 에지링(20) 상부 내벽의 하측부위(p)의 위치 또한 도 2에 도시된 종래의 웨이퍼(W)와의 간격(L)에 비교하여 보다 확장된 간격(ℓ)을 이루며, 이 길이는 웨이퍼(W)의 가장자리 부위로부터 적어도 $1.5\sim 4.5\text{mm}$ 정도의 간격 범위로 이격되게 형성되고, 보다 구체적으로는 $1.5\sim 2.5\text{mm}$ 정도로 형성함이 보다 바람직하다 할 것이다.

<29> 이러한 구성에 의하면, 공정 수행 과정에서 인가되는 고주파 파워의 영향은 위치되는 웨이퍼(W)의 가장자리 부위에서 비교적 균일하고도 밀도가 높은 플라즈마 형성 영역을 이루게 되어 웨이퍼(W)의 상면 가장자리 부위에서의 콘 형상의 잔여물이 잔존하는 것을 방지하게 된다.

【발명의 효과】

<30> 따라서, 본 발명에 의하면, 에지링의 저항값이 웨이퍼의 저항값 보다 낮게 나타남에 따라 공정 수행 과정에서 인가되는 고주파 파워의 영역이 웨이퍼의 가장자리 부위로 더 집중되고, 또 그 부위의 에지링 형상이 완만한 경사면을 이루고 있어 비교적 균일한 영향을 제공하게 됨으로써 웨이퍼의 가장자리 부위에 대한 식각률이 보다 안정적으로 향상되고, 이에 따라 그 부위에 형성되던 콘 형상의 잔여물과 경사면까지 식각 처리하게 됨으로써 후속 공정에서의 공정 불량

최소화되며, 이에 따라 제조되는 반도체장치의 품질과 수율이 보다 향상되는 효과를 갖게 된다.

<31> 본 발명은 구체적인 실시예에 대해서만 상세히 설명하였지만 본 발명의 기술적 사상의 범위 내에서 변형이나 변경할 수 있음은 본 발명이 속하는 분야의 당업자에게는 명백한 것이며, 그러한 변형이나 변경은 본 발명의 특허청구범위에 속한다 할 것이다.

【특허청구범위】**【청구항 1】**

이격된 상부에 웨이퍼 저면의 중심 부위를 밀착 지지하며, 상면 가장자리 부위가 하측으로 소정 간격을 이루며 단차지게 형성된 칩 본체와;

내측 저면이 상기 칩 본체의 단차진 면에 밀착 지지되고, 내측 상면 부위는 단차를 이루며 웨이퍼의 저면 가장자리 부위와 밀착되는 형상으로 웨이퍼 이하의 저항값을 갖는 에지링과;

상기 칩 본체의 측부 외측으로 연장된 상기 에지링 저면 부위를 받쳐 지지하도록 설치되는 절연링;

을 포함하여 구성됨을 특징으로 하는 반도체장치 식각설비의 칩 조립체.

【청구항 2】

제 1 항에 있어서,

상기 에지링의 저항값은 웨이퍼의 저항값 보다 $0.005 \sim 4.5\Omega$ 이하의 차이값을 갖도록 형성됨을 특징으로 하는 상기 반도체장치 식각설비의 칩 조립체.

【청구항 3】

제 1 항에 있어서,

상기 에지링의 저항값은, $3.5 \sim 1.5\Omega$ 범위 내에 있는 것을 특징으로 하는 상기 반도체장치 식각설비의 칩 조립체.

【청구항 4】

제 1 항에 있어서,

위치되는 웨이퍼의 측벽에 대향하는 상기 에지링의 단차진 면의 상부 내벽 부위는 그 표면에 대한 수직 위치로부터 40~80° 경사각을 이루도록 형성됨을 특징으로 하는 상기 반도체장치 식각설비의 척 조립체.

【청구항 5】

제 1 항에 있어서,

상기 에지링의 단차진 면과 접하는 상부 내벽 부위의 위치는 위치되는 웨이퍼의 가장자리 부위로부터 적어도 1.5~4.5mm 간격 범위로 이격되게 형성됨을 특징으로 하는 상기 반도체장치 식각설비의 척 조립체.

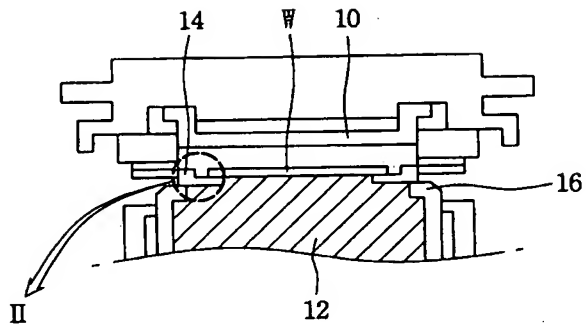
【청구항 6】

제 5 항에 있어서,

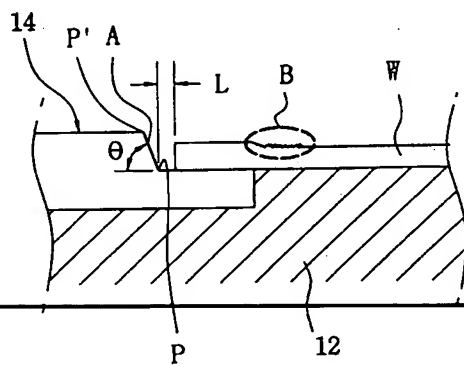
상기 에지링의 단차진 면과 접하는 상부 내벽 부위의 위치는 위치되는 웨이퍼의 가장자리 부위로부터 적어도 1.5~2.5mm 간격 범위를 이루도록 형성됨을 특징으로 하는 상기 반도체장치 식각설비의 척 조립체.

【도면】

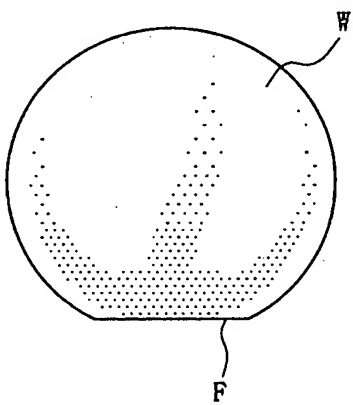
【도 1】



【도 2】



【도 3】



【도 4】

